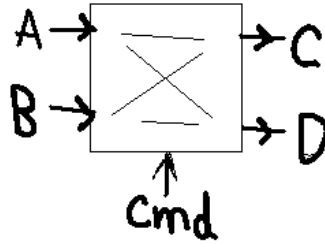


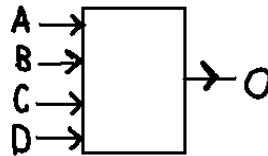
تکلیف سری اول – درس FPGA – ترم دوم ۱۳۸۸-۸۹ (اختیاری)

تکلیف اختیاری است. حل آن تمرین هایی را که در موردشان شک و یا سوال دارید به آدرس mamsadegh@googlelia.com بفرستید. آنها را برایتان تصحیح می کنم و پس می فرستم.

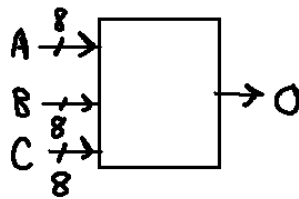
۱- می خواهیم یک سوئیچ ساده با ۴ پورت مطابق شکل زیر طراحی کنیم: اگر cmd برابر با صفر بود، C برابر با A و D برابر با B شود. در صورتیکه cmd برابر با 1 بود، C برابر با B و D برابر با A شود.



۲- یک Priority Encoder ۴ بیتی: می خواهیم خروجی مدول شماره کم ارزش ترین بیتی باشد که مقدار آن برابر با ۱ است.

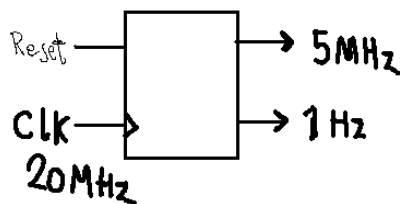


۳- یک مدار مقایسه کننده مطابق با شکل زیر طراحی کنید. هرکدام از پورت های ورودی ۸ بیت عرض دارند و پورت خروجی ۱ بیت است. می خواهیم اگر حداقل دو تا از پورت های ورودی بین ۱۰۰ و ۲۰۰ بودند، خروجی برابر با ۱ شود و در غیر این صورت، خروجی صفر باشد.

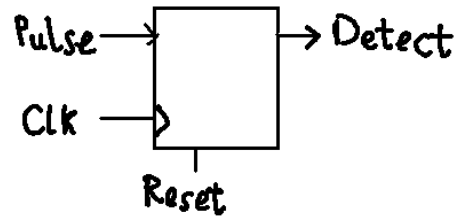


۴- یک دیکدر ۴ بیتی طراحی کنید. عرض ورودی ۲ بیت و عرض خروجی ۴ بیت است. بر حسب اینکه مقدار ورودی چیست، فقط یکی از سیگنال های خروجی ۱ و ۳ تای دیگر صفر هستند.

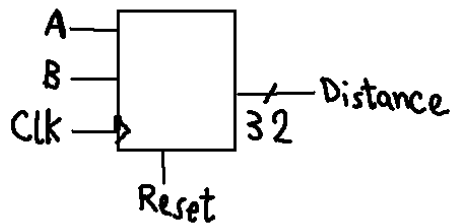
۵- مدار را به گونه ای طراحی کنید که دو پالس تولید کند: یک پالس مربعی با فرکانس ۵ مگاهرتز و پالس با فرکانس ۱ هرتز.



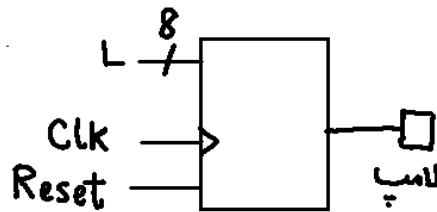
۶- مداری طراحی کنید که لبه های بالارونده پالس ورودی را Detect کند. یعنی هرگاه هر لبه بالا رونده ای در پالس ورودی رخ داد ، خروجی مدار به مدت یک سیکل ساعت ۱ شود. فرکانس سیگنال ورودی ای که قرار است مدول ما لبه های آن را Detect کند ماکزیمم ۱ مگاهرتز است و فرکانس Clock برابر با ۲۰ مگاهرتز می باشد.



۷- مداری طراحی کنید که فاصله زمانی لبه های بالا رونده دو سیگنال ورودی به مدار را (بر حسب تعداد سیکل ساعت مدار) نمایش دهد. (فاصله بر حسب تعداد سیکل Clk ، یک عدد ۳۲ بیتی است.)



۸- می خواهیم نور یک لامپ را با PWM کنترل کنیم. وقتی $L=255$ می خواهیم لامپ در روشن ترین حالت و به ازای $L=0$ می خواهیم خاموش باشد.



۹- یک فرکانس متر طراحی کنید. فرکانس سیگنال ورودی، که قرار است مقداش اندازه گیری شود، همواره کمتر از ۱ مگاهرتز است.

