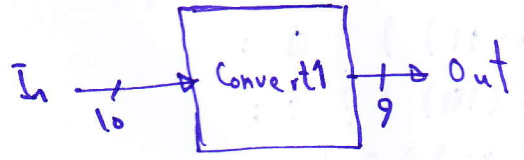


حل ساد ۵- (این تمرین کلاس در سطح تمرین های امتحان است)

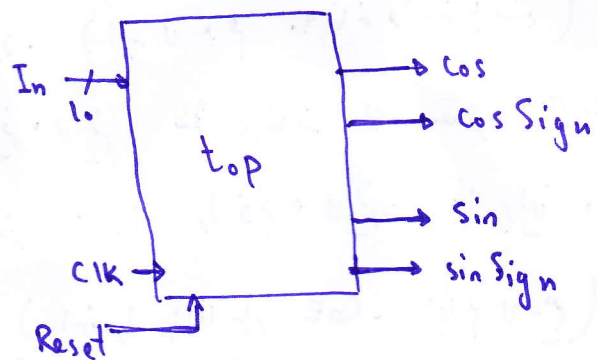
قبل از هر چیز دقت می کنیم که عدد ورودی هر چه باشد، عددی لازم است مقدار Sin و Cos را برای عددی بین ۰ تا ۳۶۰ درجه حساب کنیم.

بنابراین یک جدول می نویسیم که ورودی آن عدد ۱۰ بیتی و خروجی آن یک عدد بین ۰ تا ۳۶۰ درجه است.



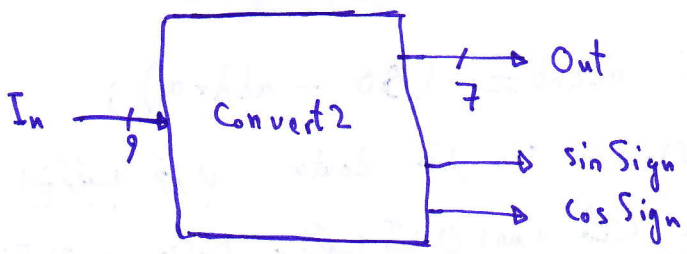
```
assign Out = ( (In >= 0) && (In < 360) ) ? In :
              ( (In > 359) && (In < 720) ) ? (In - 360) :
              (In - 720) ;
```

زبا! حالا دقت می کنیم که برای سی و Sin و Cos لازم نیستا کل عدد ۰ تا ۳۶۰ درجه را پرسش دهیم و اگر فقط ۰ تا ۹۰ درجه را پرسش کنیم کافیت. برای بینه Range، فقط علامت Sin و Cos عوض خواهد شد. پس جدول ما (top level) این شکل است:



این که عرض Cos و Sin بدهد، باشد برای گردوب حافظه ای که داخل جدول استفاده می کنیم برای Look up کردن مقدار Sin و Cos.

پس یک جدول می خواهیم که از روی عدد ورودی که مقداری بین ۰ تا ۳۶۰ دارد عدد خروجی را تولید کند که مقدار سین صفر تا ۹۰ دارد. همین جدول باید سیگنال های Sin Sign و Cos Sign را هم تولید کند.



assign Out = ((In >= 0) && (In < 91)) ? In :

((In > 90) && (In <= 180)) ? ~~(180 - In)~~ (180 - In) :

((In > 180) && (In < 271)) ? (270 - In) :
(360 - In) ;

// sinSign will be 1 whenever the output value should be negative

assign sinSign = ((In >= 0) && (In < 91)) ? 0 :

((In > 90) && (In < 181)) ? 0 :

((In > 180) && (In < 271)) ? 1 : 1 ;

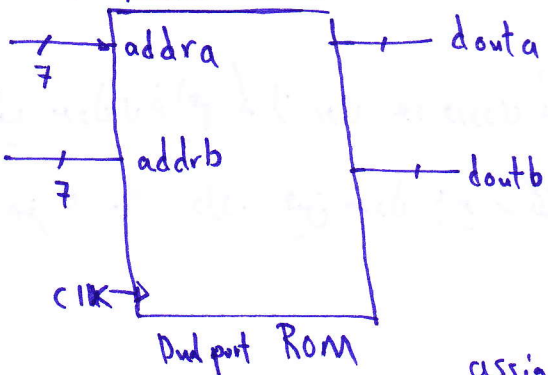
// Synthesizer will optimize the above statement into two conditions

assign cosSign = ((In >= 270) && (In < 91)) ? 0 : 1 ;

خوب! این جدول تمام شد. حالا وارد اصلی رای سازیم که ترتیب خروجی آن مقدار sin و cos باشد.
از آنجایی که می‌خواهیم هر دو را بگیریم و در خروجی تعریف کنیم از یک حافظه dual port در حال استفاده می‌کنیم. از آنجایی که $\sin \alpha = \cos(\frac{\pi}{2} - \alpha)$ ما در داخل حافظه Dual port فقط مقادیر sin را ذخیره می‌کنیم. حافظه dual port ما کلاً 91 خانه دارد. (ابتدا می‌شود 90 خانه داشته باشد) و در خانه ما به ترتیب مقدار sin را به ازای آن درجه

ذخیره می‌کنیم. مثلاً در خانه 0 مقدار $\sin 0$ را و در خانه 1 مقدار $\sin 1$ را و در خانه 90

مقدار $\sin 90$ را ذخیره می‌کنیم. بنا بر این در دیتا آدرس حافظه همان مقدار داریم است. (مغز فرجه بیشتر بهتر - دکتر اه)



(این را با فایل CoE انجام دادیم)

خروجی out واحد اول را به

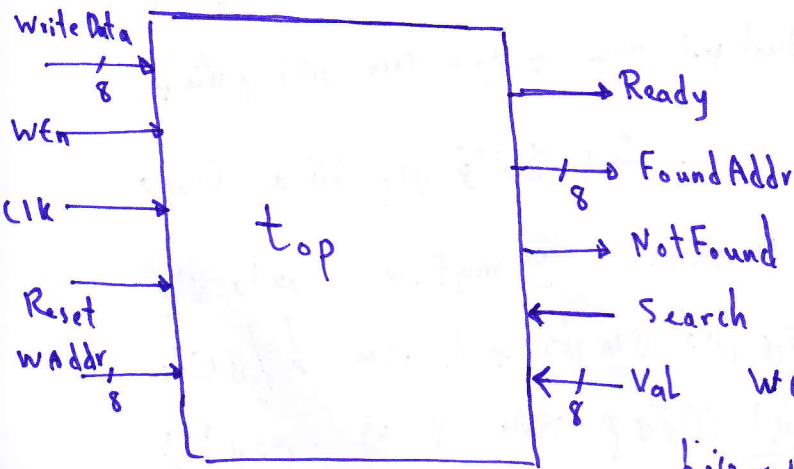
addr_a وصل می‌کنیم. برای addr_b داریم :

assign addr_b = (90 - addr_a) ;

به این ترتیب خروجی dout_a مقدار sin عدد ورودی - خروجی addr_b مقدار cos عدد ورودی و
sinSign و cosSign به ترتیب آن در دسترس می‌مانند و یا منفی بودن مقادیر sin و cos خواهند بود.

حل تمرین ۲ : (این ترین کلمه در سطح تمرین های امتحان است)

فردا ابتدا باید مشخص کنیم که به چه پورت هایی برای این که این واحد به درستی کار کند نیاز داریم .



شماره در پورت ها فردا باید تعیین کنیم

که مدل شما چه ورودی دیم فردا بنویسیم

دانشه باشه اما سر امتحان لازم نیست .

سیگنال های WriteData و WEn و WAddr و Val سیگنال های ورودی ما می باشد که با آنها به حافظه

می نویسیم . فعلاً فرض کنیم که حافظه دارای ۲۵۶ خانه می باشد که به عرض ۸ بیت است .

Ready - این سیگنال را فرستاده که کی Search کامل انجام شده است . این سیگنال متناوبه داریم حافظه را جستجو می کنیم باید صفر باشد .

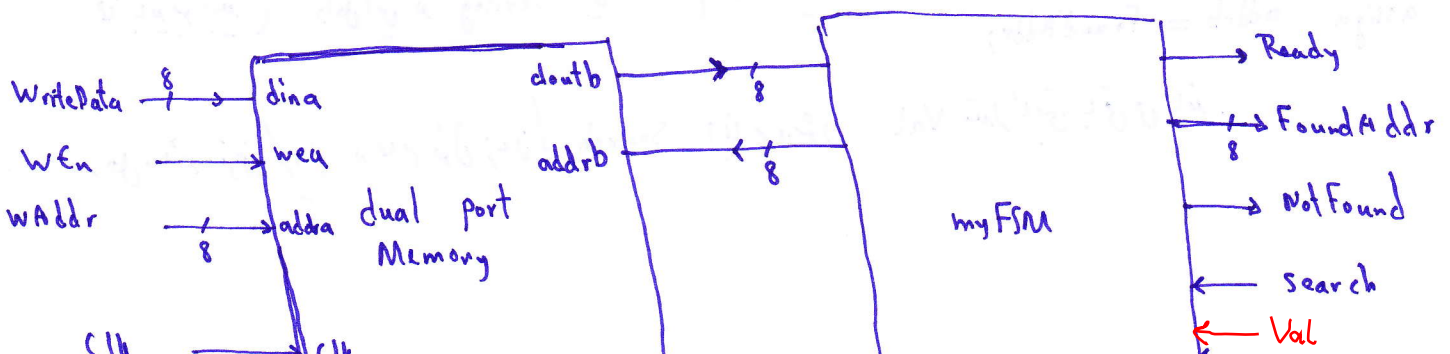
FoundAddr - اگر جستجو به دنبال Val در حافظه با موفقیت انجام شده روی خروجی FoundAddr آدرس خانه ای که Val را در آن پیدا کرده ایم باز می گردانیم . (در Ready را ۱ می کنیم)

Not Found - اگر تا به حافظه را جستجو کنیم Val پیدا نکردیم مقدار این سیگنال را فرمان ۱ یا Ready می کنیم .

Search - دسته آغاز جستجو - متناوبه می خوانیم برای کی مقداری داخل حافظه جستجو کنیم آن مقدار را روی Val قرار می دهیم و اگر برای ۱ سیگنال Search را فعال می کنیم .

حال با توجه به این ورودی ها / خروجی ها ، طراحی را انجام می دهیم :

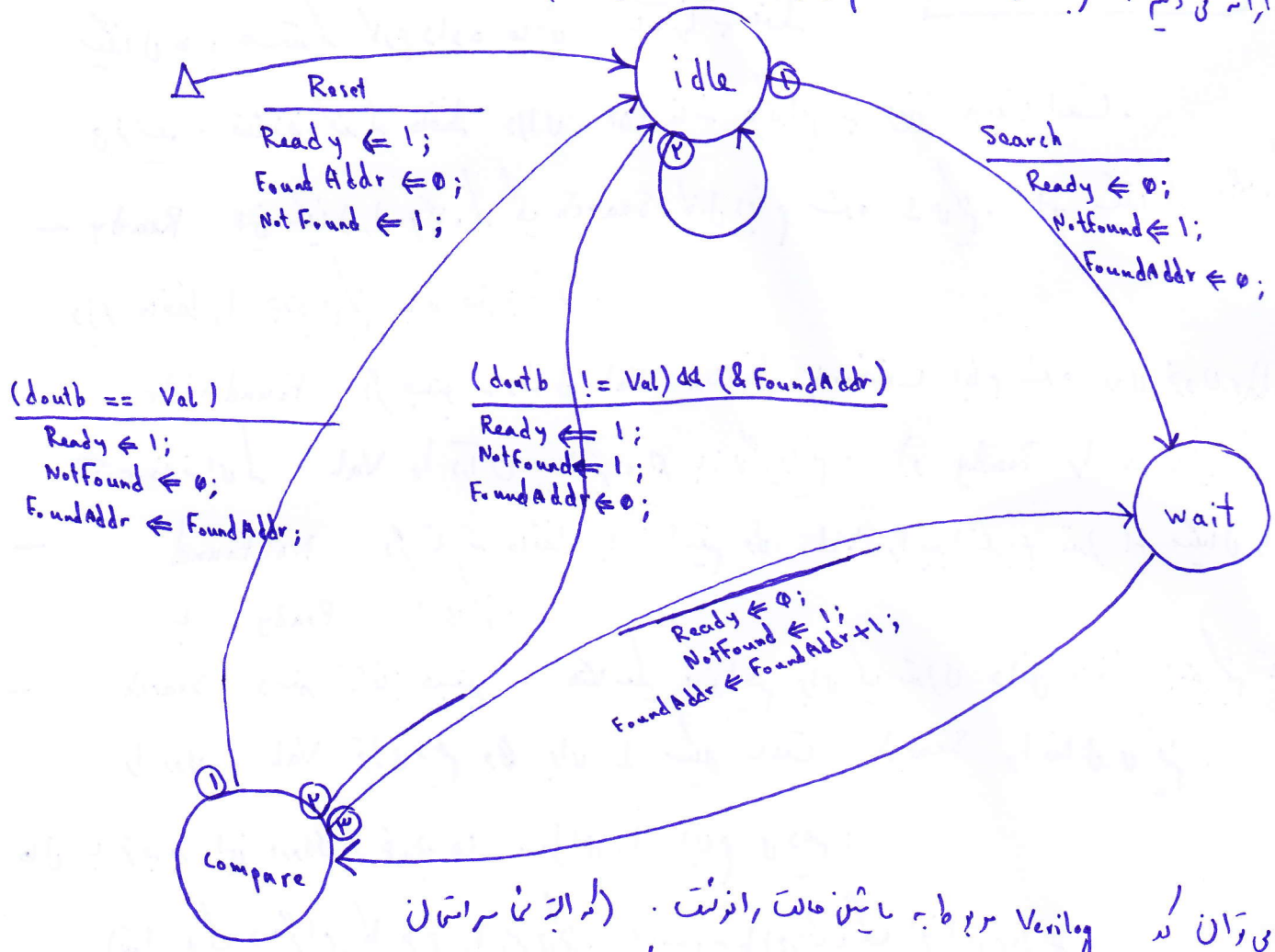
ابتدا بویک دیگرام کلی طرح را رسم می کنیم . سپس به طراحی تک تک اجزای پردازش می پردازیم .



مبک دیگرام top level module را رسم کردیم. همانطور که می بینید همه کارها در این واحد myFSM است.

به هنگام تولید Core مربوط به dual port Mem، تنظیم کرده ایم که پورت b فقط برای نوشتن در پورت a فقط برای خواندن باشد.

برای واحد myFSM یک state Machine می کشیم. در حالتی که FSM را به روش های انتقالی می توان کشید. مثلاً یک روش را (با ۳ state) ارائه می دهیم. (با ۲ state هم می توان این را حل نمود)



حالتی که در آن Verilog مربوط به ماشین حالت، آنزیت. (که البته شما سر استخوان

حقاً باید بنویسید) داخل این که Verilog این کار را هم انجام می دهد:

```
assign addrb = FoundAddr;
```

در حل سانه فرض کردیم در تمام طول زمان که Search انجام نشود Val تعداد باقی باقی می ماند.